

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 07-044451

(43)Date of publication of application : 14.02.1995

(51)Int.Cl.

G06F 12/00

G06F 12/16

G06F 15/02

G11C 16/06

(21)Application number : 05-192510

(71)Applicant : CASIO COMPUT CO LTD

(22)Date of filing : 03.08.1993

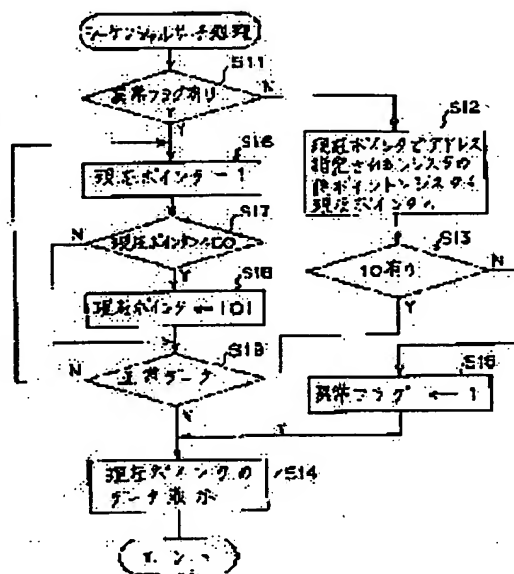
(72)Inventor : KAMATA HIROSHI

(54) DATA STORAGE DEVICE

(57)Abstract:

PURPOSE: To provide a data storage device capable of displaying stored data even when a data link is interrupted.

CONSTITUTION: When data stored in an EEPROM are displayed, a succeeding pointer to an address pointed out by a current pointer is set to the current pointer (S12). Whether or not error check data '10' are normally read from an error check area of an address pointed out by the current pointer is discriminated (S13). When the numeral '10' is not read normally (S13, No), it is discriminated that a relating data storage area is in error and '1' is set to an error flag (S15). When the error flag is set, the discrimination as to whether or not the error flag in the step S11 is set is YES, a current pointer is incremented by 1 (S16) and data designated by the current pointer are displayed (S14).



LEGAL STATUS

[Date of request for examination]

19.07.2000

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2000 Japan Patent Office

Docket No.
299002053600

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平7-44451

(43) 公開日 平成7年(1995)2月14日

(51) Int.Cl. ⁴	識別記号	庁内整理番号	F I	技術表示箇所
G 0 6 F 12/00	5 9 0	9366-5B		
	12/16	3 2 0 M 9293-5B		
	15/02	3 5 5 Z 9364-5L		
G 1 1 C 16/06				

G 1 1 C 17/ 00 3 0 9 F
審査請求 未請求 請求項の数3 OL (全 7 頁)

(21) 出願番号 特願平5-192510

(22) 出願日 平成5年(1993)8月3日

(71) 出願人 000001443

カシオ計算機株式会社

東京都新宿区西新宿2丁目6番1号

(72) 発明者 鎌田 博史

東京都羽村市栄町3丁目2番1号 カシオ

計算機株式会社羽村技術センター内

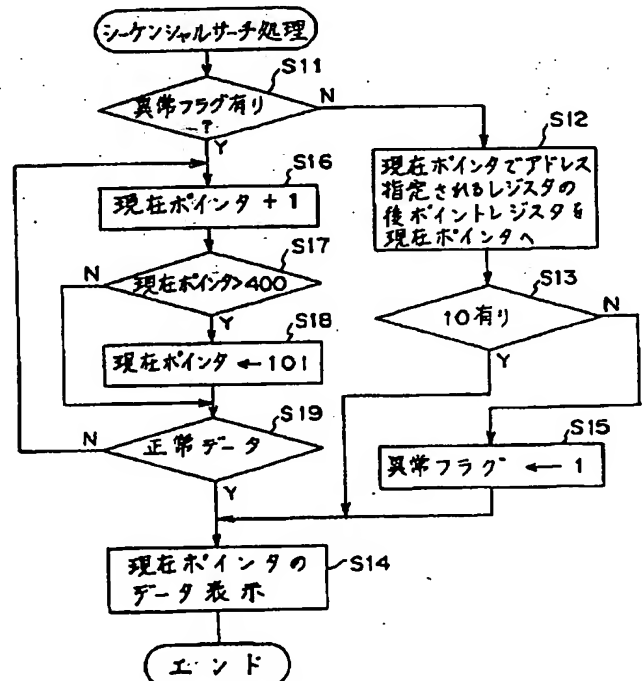
(74) 代理人 弁理士 大昔 義之

(54) 【発明の名称】 データ記憶装置

(57) 【要約】

【目的】 本発明の目的は、データのリンクが途切れたときにも記憶してあるデータを表示させることのできるデータ記憶装置を提供することである。

【構成】 EEPROMに記憶されているデータを表示する場合には、現在ポインタ10cの指すアドレスの後ポインタ11cの値を現在ポインタ10cに設定する(図6、S12)。そして、その現在ポインタ10cの指すアドレスのエラーチェック用領域11dからエラーチェック用データ「10」が正常に読み出せたか否かを判別する(S13)。数値「10」を正常に読み出せなかった場合には(S13、NO)、該当するデータ記憶領域11A_iが不良と判断して異常フラグ10eに「1」を設定する(S15)。異常フラグ10eがセットされると、ステップS11の異常フラグがセットされているか否かの判別がYESとなり、現在ポインタ10cを「1」インクリメントして(S16)、その現在ポインタ10cで指定されるデータを表示する(S14)。



(2)

【特許請求の範囲】

【請求項1】 複数のデータ記憶領域夫々にデータと共にそのデータの前後のデータの格納アドレスデータを記憶するデータ記憶手段と、

このデータ記憶手段の前記データ記憶領域夫々に記憶されたデータを前記格納アドレスデータに従った順序で順次読み出す第一の読み出し制御手段と、

前記データ記憶手段の前記データ記憶領域夫々に記憶されたデータを予め定められた順序で読み出す第二の読み出し制御手段とを備えることを特徴とするデータ記憶装置。

【請求項2】 複数のデータ記憶領域夫々にデータと共にそのデータの前後のデータの格納アドレスデータを記憶するデータ記憶手段と、

前記格納アドレスデータが正常であるか否かを検出する検出手段と、

この検出手段により正常であることが検出された際に前記データ記憶手段の前記データ記憶領域夫々に記憶されたデータを前記格納アドレスデータに従った順序で順次読み出す第一の読み出し制御手段と、

前記検出手段により正常でないことが検出された際に前記データ記憶手段の前記データ記憶領域夫々に記憶されたデータを予め定められた順次で読み出す第二の読み出し制御手段とを備えることを特徴とするデータ記憶装置。

【請求項3】 複数のデータ記憶領域にデータと共にそのデータの前後のデータの格納アドレスを記憶するデータ記憶手段と、

前記データ記憶領域にデータと共にエラーチェック用データを書き込む書き込み手段と、

前記データ記憶領域からデータを読み出す場合に、前記エラーチェック用データが正常に読み出されたか否かにより前記データ記憶領域が正常か否かを判別する判別手段と、

この判別手段により前記データ記憶領域が正常と判断された場合には、該データ記憶領域に記憶されているデータを読み出し、該データ記憶領域に記憶されている1つ前のデータのアドレスまたは1つ後のデータのアドレスを次に読み出すべきデータのアドレスとして設定して所定の順序でデータの読み出しを行い、該判別手段により該データ記憶領域に異常があると判断された場合には、前記複数のデータ記憶領域に記憶されているデータをアドレス順に読み出す読み出し手段と、

この読み出し手段により読み出されるデータを表示する表示手段とを備えることを特徴とするデータ記憶装置。

【発明の詳細な説明】

【0001】

【産業上の利用分野】 本発明は、記憶してある複数のデータを所定の順序で読み出して表示するデータ記憶装置に関する。

【0002】

【従来の技術および発明が解決しようとする課題】 多数のデータを記憶するデータ記憶装置では、RAM等に記憶してあるデータが電源が切断されたときにも消去されないように不揮発性のメモリに保存するようにしているものがある。

【0003】 不揮発性のメモリとして電氣的に書き込み・消去可能なEEPROMが知られているが、EEPROMは、現状ではデータの書き込み回数に制限があり、一定回数以上書き込みを繰り返すとその領域にデータが書き込めなくなったり、全く違ったデータが書き込まれたりする場合がある。

【0004】 ところで、入力されたデータをアルファベット順、50音順などに順序付けて記憶させる場合に、記憶媒体がRAMのときには、新たに記憶させるデータより順番が後ろのデータを順次シフトさせてデータを所定の順序に並べ変えることが行われる。

【0005】 しかしながら、この方法ではデータを追加する毎にそのデータより順番が後ろのデータを全てシフトさせる必要があり、データ記憶領域に対する書き込み回数が増加するので、EEPROMなどのように書き込み回数に制限のあるものには適していない。

【0006】 そこで、EEPROMにデータを順序付けて記憶する場合には、それぞれのデータの1つ前のデータの格納アドレスを指す前ポイントと、1つ後のデータの格納アドレスを指す後ポイントとをデータとともに記憶しておいて、前ポイントまたは後ポイントの指すアドレスを次の読み出しアドレスとして設定することによりデータを所定の順序で読み出させるようにしている。

【0007】 このデータ格納方法によれば、例えばアルファベット順にデータを記憶させる場合に、新たに追加するデータの前後のデータの格納アドレスを前ポイント、後ポイントとして設定し、さらにそのデータより順番が1つ前のデータの後ポイントと、1つ後のデータの前ポイントとを変更するだけでよいのでEEPROMの書き換え回数を大幅に少なくできる。

【0008】 しかしながら、上述したように前ポイント、後ポイントを設けてデータを所定の順序で記憶させた場合、前ポイントあるいは後ポイントの内容が正常に読み出さなくなると、データのリンクが途切れてそれ以降のデータを表示させることができなくなるという問題点があった。

【0009】 本発明の目的は、データのリンクが途切れた場合でも記憶してあるデータを表示させることのできるデータ記憶装置を提供することである。

【0010】

【課題を解決するための手段】 本発明においては、複数のデータ記憶領域夫々にデータと共にそのデータの前後のデータの格納アドレスデータを記憶するデータ記憶手段と、このデータ記憶手段の前記データ記憶領域夫々に

(3)

記憶されたデータを前記格納アドレスデータに従った順序で順次読み出す第一の読み出し制御手段と、前記データ記憶手段の前記データ記憶領域夫々に記憶されたデータを予め定められた順序で読み出す第二の読み出し制御手段とを備えている。

【0011】また、複数のデータ記憶領域夫々にデータと共にそのデータの前後のデータの格納アドレスデータを記憶するデータ記憶手段と、前記格納アドレスデータが正常であるか否かを検出する検出手段と、この検出手段により正常であることが検出された際に前記データ記憶手段の前記データ記憶領域夫々に記憶されたデータを前記格納アドレスデータに従った順序で順次読み出す第一の読み出し制御手段と、前記検出手段により正常でないことが検出された際に前記データ記憶手段の前記データ記憶領域夫々に記憶されたデータを予め定められた順序で読み出す第二の読み出し制御手段とを備えている。

【0012】更に、本発明のデータ記憶装置は、データ記憶領域にデータと共にエラーチェック用データを書き込む書き込み手段と、データ記憶領域からデータを読み出す場合に、エラーチェック用データが正常に読み出されたか否かによりデータ記憶領域が正常か否かを判別する判別手段と、この判別手段によりデータ記憶領域が正常と判断された場合には、データ記憶領域に記憶されているデータを読み出し、そのデータ記憶領域に記憶されている1つ前のデータのアドレスまたは1つ後のデータのアドレスを次に読み出すべきデータのアドレスとして設定して所定の順序でデータの読み出しを行い、判別手段によりデータ記憶領域に異常があると判断された場合には、データ記憶領域に記憶されているデータをアドレス順に読み出す読み出し手段と、この読み出し手段により読み出されるデータを表示する表示手段とを備える。

【0013】

【作用】本発明では、データ記憶領域に書き込んだデータを正常に読み出さなかった場合には、データ記憶領域に異常があるものと判断して、データ記憶領域に格納されているデータを予め定められた順に読み出すようにしている。

【0014】これにより、データ記憶領域が不良となつて次のデータの格納アドレスが不明となつても、記憶されているデータを予め定められた順序で読み出して表示させることができる。

【0015】

【実施例】以下、本発明の実施例を図面を参照しながら説明する。図1は、本発明の実施例のデータ記憶装置の回路ブロック図である。同図において、制御部(CPU)1は、ROM2に格納されている制御プログラムに従ってキー入力部3から入力される名前、住所などからなるデータをRAM4へ一時格納するとともに、入力が完了したデータを不揮発性メモリであるEEPROM5へ保存する。このEEPROM5に格納されたデータ

は、データの読み出し時に、キー入力部3の順方向検索カーソルキー3aまたは逆方向検索カーソルキー3bの操作に応じて、例えばアルファベット順またはその逆の順序で読み出され液晶表示部6に表示される。

【0016】電源回路部7は、例えばソーラー電池8の出力電圧を安定化して回路各部に供給する回路である。また、電源回路部7は、EEPROM5へデータを書き込む場合には、外部入力端子9から供給される比較的高い外部電圧を安定化してEEPROM5に供給する。これは、EEPROM5にデータを書き込む場合には、通常の動作電圧より高い電圧を供給する必要があるからである。

【0017】ここで、図2を参照してEEPROM5の記憶領域の構成を説明する。この実施例では、EEPROM5のアドレス1~100を後述するシステム領域10に、アドレス101~400をデータ領域11に、アドレス401~512を予備のデータ領域12に割り当てている。

【0018】データ領域11は、複数(計300)のデータ記憶領域 $11A_1$ 、 $11A_2$ 、 \dots 、 $11A_i$ からなり、各データ記憶領域 $11A_i$ は、その領域に記憶されているデータより順番が1つ前のデータの格納アドレスを指す前ポイントを記憶する領域11aと、名前、住所等のキー入力されたデータを記憶する領域11bと、順番が1つ後のデータの格納アドレスを指す後ポイントを記憶する領域11cと、エラーチェック用の特定のデータが書き込まれるエラーチェック用領域11dとで構成されている。

【0019】データ領域11に記憶されているデータを表示する場合、上記の前ポイント11aあるいは後ポイント11cの指すアドレスのデータを順次読み出すことで、所定の順序(実施例ではアルファベット順)でデータを表示させることができる。また、この実施例では、エラーチェック用領域11dにデータを書き込むときに、特定の値(実施例では、「10」)を書き込んでおいて、データ読み出し時にその特定の値が読み出せるか否かによりそのデータ記憶領域 $11A_i$ が正常か否かを判断している。この点については後に詳しく説明する。

【0020】システム領域10も複数(計100)のシステムデータ記憶領域 $10A_1$ からなり、各システムデータ記憶領域 $10A_i$ は、データ領域11に所定の順序で記憶されているデータの中で先頭のデータのアドレスを指すトップポイントを記憶する領域10aと、所定の順序で記憶されているデータ群の最後のデータのアドレスを指すボトムポイントを記憶する領域10bと、現在表示しているデータのアドレスを指す現在ポイントを記憶する領域10cと、データ領域11の空いている領域の先頭アドレスを指す空きポイントを記憶する領域10dと、データ領域11に書き込み不良が発生したときにセットされる異常フラグを記憶する領域10eとで構成

(4)

されている。また、予備のデータ領域12は、データ領域11と同一の構成となっている。

【0021】今、図2に示すような4個のデータがデータ領域11に記憶されているものとする。アドレス「101」に記憶されているデータ「AIDA・・・」の前ポインタ11aには、1つ前のデータ、この場合アルファベット順の最後のデータである「YAGISITA・・・」の格納アドレス「104」が記憶され、後ポインタ11cには、1つ後のデータである「DAN・・・」の格納アドレス「102」が記憶されている。

【0022】次のアドレス「102」に格納されている2番目のデータ「DAN・・・」の前ポインタ11aには、同様に「DAN・・・」の1つ前のデータである「AIDA・・・」の格納アドレス「101」が記憶され、後ポインタ11cには、1つ後のデータである「KANEMARU・・・」の格納アドレス「103」が記憶されている。

【0023】一方、システム領域10のトップポインタ10aには、記憶されているデータのうちアルファベットの先頭データである「AIDA・・・」の格納アドレス「101」が記憶され、ボトムポインタ10bには、それらのデータの中でアルファベットの順番が最後のデータである「YAGISITA・・・」の格納アドレス「104」が記憶されている。また、空きポインタ10dには、データ領域11の空き領域の先頭アドレス「105」が記憶されている。なお、異常フラグ10eには、通常「0」が設定されており、データ記憶領域11Aiの異常が検出されると「1」が設定される。

【0024】次に、以上のような構成のデータ記憶装置のデータ書き込み時の動作を図3のフローチャートを参照して説明する。図3のステップS1において、キー入力部3から入力されたデータはRAM4へ一時記憶される。次のステップS2で書き込みキー（図示せず）の操作が検出されると、ステップS3で外部から書き込み用の電圧が供給されているか否かを判別する。書き込み用の電圧が外部から供給されているときには、ステップS4に進み空きポインタの指すアドレスが「401」以上か否かを判別する。

【0025】このとき空きポインタ10dの指すアドレスが「401」以上であれば、データ領域11に空き領域が無いので記憶領域がいっぱいである旨の表示をステップS9で行う。また、ステップS3の判別で書き込み用の電圧が外部から供給されていないときには、ステップS10に進みエラー表示を行う。

【0026】一方、ステップS4の判別で空きポインタの指すアドレスが「400」以下のときは、データ領域11に空き領域が存在するので、ステップS5に進み新たに書き込むべきデータに対してアルファベット順で順番が1つ前となるデータ及び1つ後となるデータをサーチする。このステップS5の処理では、例えば新たに書

き込むべき氏名データの先頭の文字と、データ領域11に既に格納されている氏名データの先頭の文字を順に比較して、アルファベット順の1つ前のデータ及び1つ後のデータを検索する。

【0027】次に、ステップS6において、RAM4に記憶されているデータを空きポインタで指定されるアドレスの領域11bに書き込み、前後のデータの格納アドレスを前ポインタ11a及び後ポインタ11cにそれぞれ書き込む。さらに、数値「10」をエラーチェック用領域11dに書き込む。そして、次のステップS7で今回書き込んだデータの1つ前のデータの後ポインタに今回データを書き込んだアドレスを設定し、同様に1つ後のデータの前ポインタに今回データを書き込んだアドレスを設定する。

【0028】これにより空き領域にデータが書き込まれたので、次の空き領域をサーチして空きポインタ10dにその空いている領域のアドレスを設定する。また、データの書き込みによりボトムアドレスに変更が生じた場合、すなわち今回のデータがデータ領域11に記憶されているデータの中でアルファベット順で最後のデータであった場合には、その格納アドレスをボトムポインタ10bに設定する。

【0029】ここで、EEPROM5に図2に示すような「AIDA・・・」、「DAN・・・」等の氏名及び住所データが記憶されているときに、図4に示すようにRAM4にデータ「NAKANO・・・」が入力され、更に書き込みが指示されたときのデータの書き込み動作を具体的に説明する。

【0030】まず、ステップS5でアルファベット順で「NAKANO・・・」のデータの前後となるデータをサーチする。すると、「KANEMARU・・・」と「YAGISITA・・・」が該当することが判断される。次のステップS6ではシステム領域10の空きポインタ10dから空きアドレスが「105」であることが判断されるので、そのアドレス「105」に「NAKANO・・・」の氏名及び住所データを書き込む。さらに、アドレス「105」の前ポインタ11aに、「NAKANO・・・」の1つ前のデータである「KANEMARU・・・」の格納アドレス「103」を設定し、後ポインタ11cに1つ後のデータである「YAGISITA・・・」の格納アドレス「104」を設定する。このとき同時に数値「10」をエラーチェック用領域11dに書き込む。

【0031】そして、ステップS7で「NAKANO・・・」の1つ前のデータである「KANEMARU・・・」の後ポインタ11cに、データ追加後の次のデータである「NAKANO・・・」の格納アドレス「105」を設定し、「NAKANO・・・」の次のデータである「YAGISITA・・・」の前ポインタ11aに、「NAKANO・・・」の格納アドレス「105」を設定する。

【0032】この結果、図5に示すように「NAKAN

(5)

「O・・・」の氏名及び住所データが、「KANEMARU・・・」と「YAGISITA・・・」の氏名及び住所データにリンクされてEEPROM5に保存される。さらに、このときアドレス「105」が書き込み済となったので、ステップS8でシステム記憶領域10の空きポインタ10dに空きアドレスとして次のアドレス「106」を設定する。

【0033】次に、順方向検索カーソルキー3aが操作されEEPROM5に記憶されているデータを読み出す場合の動作を図6を参照して説明する。まず、図6のステップS11でシステム領域10の異常フラグ10eが「1」にセットされているか否かを判別する。

【0034】異常フラグ10eがセットされていないときには、ステップS12に進み現在ポインタ10cで指定されるアドレスの後ポインタ11cの値を次の読み出しアドレスとして現在ポインタ10cに設定する。次に、ステップS13において、現在ポインタ10cで指定されるアドレスのエラーチェック用領域11dに数値「10」が書き込まれているか否かを判別する。

【0035】エラーチェック用領域11dに数値「10」が書き込まれている場合には、該当するデータ記憶領域11A_iが正常であると判断し、ステップS14に進み現在ポインタ10cで指定されるアドレスの氏名及び住所データを読み出して液晶表示部6に表示させる。

【0036】一方、ステップS13の判別でエラーチェック用領域11dから数値「10」が読み出せないときには、該当するデータ記憶領域11A_iが不良と判断して、ステップS15に進み異常フラグ10eを「1」にする。その後、上述したステップS14に進み現在ポインタ10cの指すアドレスのデータを読み出して液晶表示部6に表示させる。

【0037】異常フラグ10eがセットされると、次に順方向検索カーソルキー3aが操作されたとき、上述したステップS11の判別がYESとなり、ステップS16に進み現在ポインタ10cを「1」インクリメントした後、ステップS17で現在ポインタ10cの値が「400」を超えたか否かを判別する。現在ポインタ10cの値が「400」を超えているときには、ステップS18に進みデータ領域11の先頭アドレス「101」を現在ポインタ10cに設定してアドレスを先頭に戻す。

【0038】現在ポインタ10cの値が「400」以下のとき、あるいは現在ポインタ10cの値が400を超えていて、ステップS18で現在ポインタ10cにデータ領域11の先頭アドレス「101」を設定した後は、ステップS19に進み該当するデータ記憶領域11A_iのデータが正常データかどうかを判別する。なお、正常データか否かの判別は、領域11eからエラーチェック用データ「10」が読み出せるか否かにより判断している。このときデータが正常でなければ、ステップS

16に戻り現在ポインタ10cをインクリメントしてアドレスを次に進める。

【0039】一方、データが正常のときは、ステップS14に進み、現在ポインタ10cの指すデータを液晶表示部6に表示させる。すなわち、異常フラグ10eがセットされると、順方向検索カーソルキー3aが操作される毎に、上述したステップS11、S16～S19及びS14の処理が実行され、データ領域11に記憶されているデータがアドレス順に液晶表示部6に表示される。

【0040】ここで、図7に示すように5人の氏名及び住所データがEEPROM5に格納されているときに、データ記憶領域11A_iが全て正常な場合と、何れかのデータ記憶領域11A_jに異常がある場合の表示例を図8及び図9を参照して説明する。

【0041】全てのデータ記憶領域11A_iが正常な場合には、順方向検索カーソルキー3aを操作するとアルファベットの正順にデータが検索され、図8に示すように「AIDA・・・」、「DAN・・・」、「KANEMARU・・・」の順でデータが表示される。このとき、逆方向検索カーソルキー3bを操作すると、アルファベットの逆順にデータが表示される。

【0042】一方、順方向検索カーソルキー3aを操作して、例えばデータ「DAN・・・」のアドレスが指定されたとき、そのデータ記憶領域11A_jに異常があつてエラーチェック用データ「10」が読み出せない場合には、データ「DAN・・・」の記憶されている記憶領域が不良と判断されて異常フラグ10eがセットされる。

【0043】図7は、データ「DAN・・・」を記憶しているデータ記憶領域11Aが不良で、異常フラグ10eに「1」がセットされた場合のEEPROM5の内容を示している。

【0044】この場合、異常フラグ10eがセットされているので、順方向検索カーソルキー3aが操作されると、そのとき現在ポインタ10cが指すアドレス「101」のデータ「AIDA・・・」が表示され、再度順方向検索カーソルキー3aが操作されると、次のアドレス「102」のデータ「DAN・・・」が表示され、以下、順方向検索カーソルキー3aが操作される毎にアドレス順にデータが表示される。尚、逆方向検索カーソルキー3bが操作された場合には、逆のアドレス順にデータが表示される。

【0045】このように、EEPROM5のデータ記憶領域11A_iが書き込み不良となると異常フラグ10eがセットされて、EEPROM5に記憶されているデータが予め定められた順次、即ち上記実施例ではアドレス順に表示されるので、前ポインタ、後ポインタの指すアドレスが不明となりデータのリンクが切れた場合にも、EEPROM5に記憶されているデータを表示させることができる。

【0046】なお、データの記憶は、実施例に述べたE

(6)

EPROMに限定されず、RAMや強誘電RAM (FRAM)、EROM、磁気ディスク等であっても良い。

【0047】

【発明の効果】本発明によれば、データのリンクが切れた場合にも記憶してあるデータを読み出して表示させることができる。

【図面の簡単な説明】

【図1】本発明の実施例のデータ記憶装置の回路ブロック図である。

【図2】EEPROMの内容を示す図である。

【図3】書き込み処理のフローチャートである。

【図4】入力を示す図である。

【図5】データを追加したときのEEPROMの内容を示す図である。

【図6】シーケンシャルサーチ処理のフローチャートで

ある。

【図7】EEPROMの内容を示す図である。

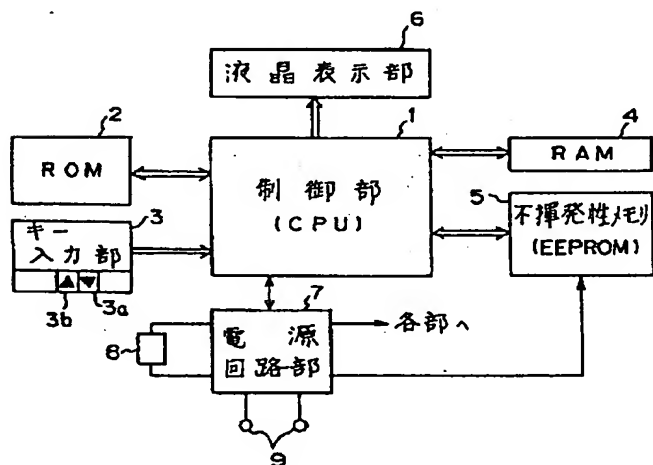
【図8】データ記憶領域が正常な場合のデータの表示順序を示す図である。

【図9】データ記憶領域に異常がある場合のデータの表示順序を示す図である。

【符号の説明】

- 1 制御部
- 5 EEPROM
- 6 液晶表示部
- 10e 異常フラグ
- 11A データ記憶領域
- 11a 前ポインタ
- 11c 後ポインタ

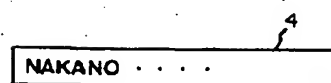
【図1】



【図2】

アドレス	トップ	ボトム	現在	空	
1	101	101	101	105	0 ~10A1
2	10a	10b	10c	10d	10e ~10A2
3					
4					
100					
101	104	AIDA	...	102	10 ~11A1
102	101	DAN	...	103	10 ~11A2
103	102	KANEMARU	...	104	10 ~11A3
104	103	YAGISITA	...	101	10
105					
400					
401					
	11a	11b	11c	11d	

【図4】



【図5】

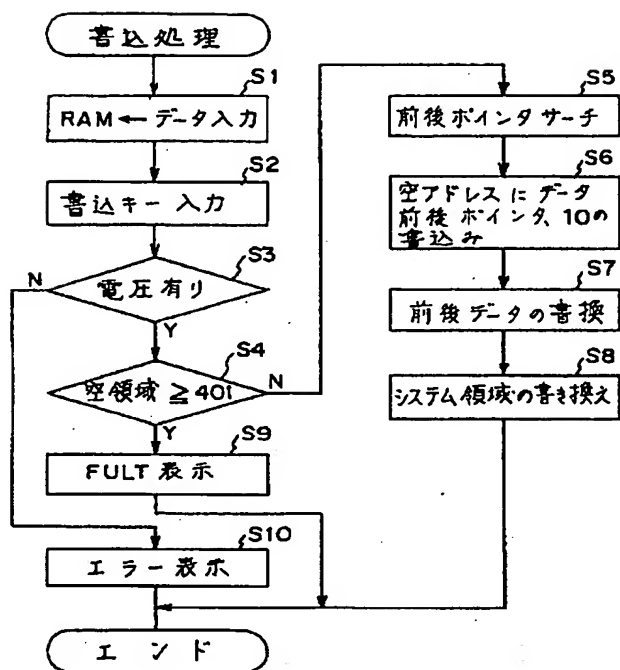
アドレス	トップ	ボトム	現在	空
1				
2	101	104	105	106
3				
4				
100				
101	104	AIDA	...	102
102	101	DAN	...	103
103	102	KANEMARU	...	105
104	105	YAGISITA	...	101
105	103	NAKANO	...	104
106				
400				
401				

【図7】

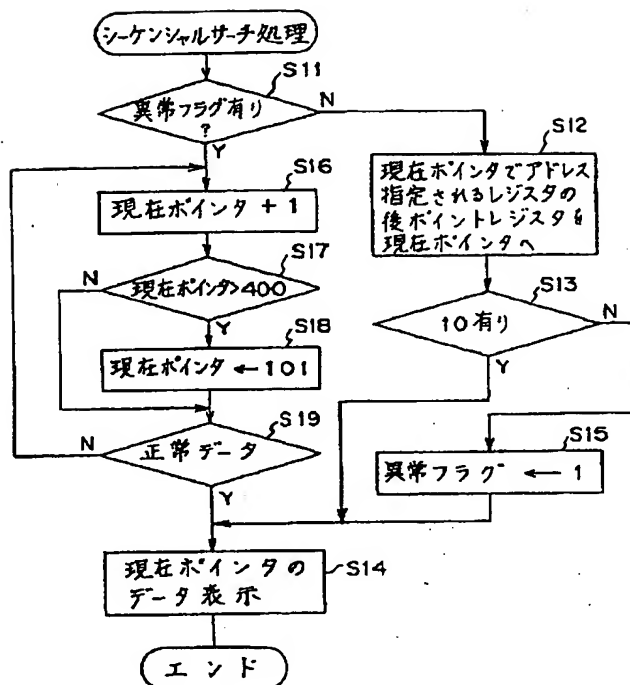
アドレス	トップ	ボトム	現在	空
1				
2	101	104	105	106
3				
4				
100				
101	104	AIDA	...	102
102	101	DXXX	...	1X
103	102	KANEMARU	...	105
104	105	YAGISITA	...	101
105	103	NAKANO	...	104
106				

(7)

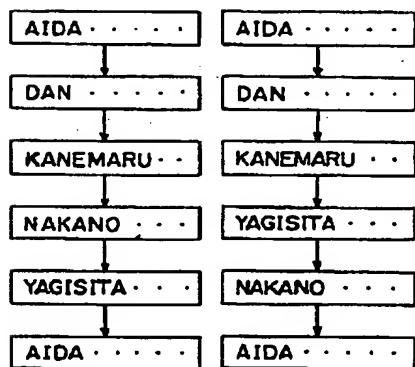
【図3】



【図6】



【図8】



【図9】